

TECHNICKÁ UNIVERZITA V KOŠICIACH
FAKULTA ELEKTROTECHNIKY A INFORMATIKY

Návrh polovodičového integrovaného spínača pre UWB aplikácie

Sokol Miroslav

Elektronika

Bakalárska práca

Vedúci: doc. Ing. Pavol Galajda, CSc.

Konzultant: Ing. Matej Žiga

Pokyny na vypracovanie :

1. Teoretický úvod do problematiky polovodičových integrovaných spínačov pre spínanie RF signálov v UWB aplikáciách.
2. Návrh vybraných typov obvodov polovodičového integrovaného spínača . Vykonať obvodovú analýzu vybraných polovodičových integrovaných spínačov z pohľadu minimálneho útlmu v zopnutom stave, maximálnej izolácie v rozopnutom stave, max. šírky frekvenčného pásma a linearity.
3. Realizácia morfológie masiek pre výrobu čipu (layout) navrhnutého polovodičového integrovaného spínača a následná (post layout) simulácia. Porovnať a vyhodnotiť získané výsledky vykonaných simulácií.

Zoznam úloh riešených v ZS :

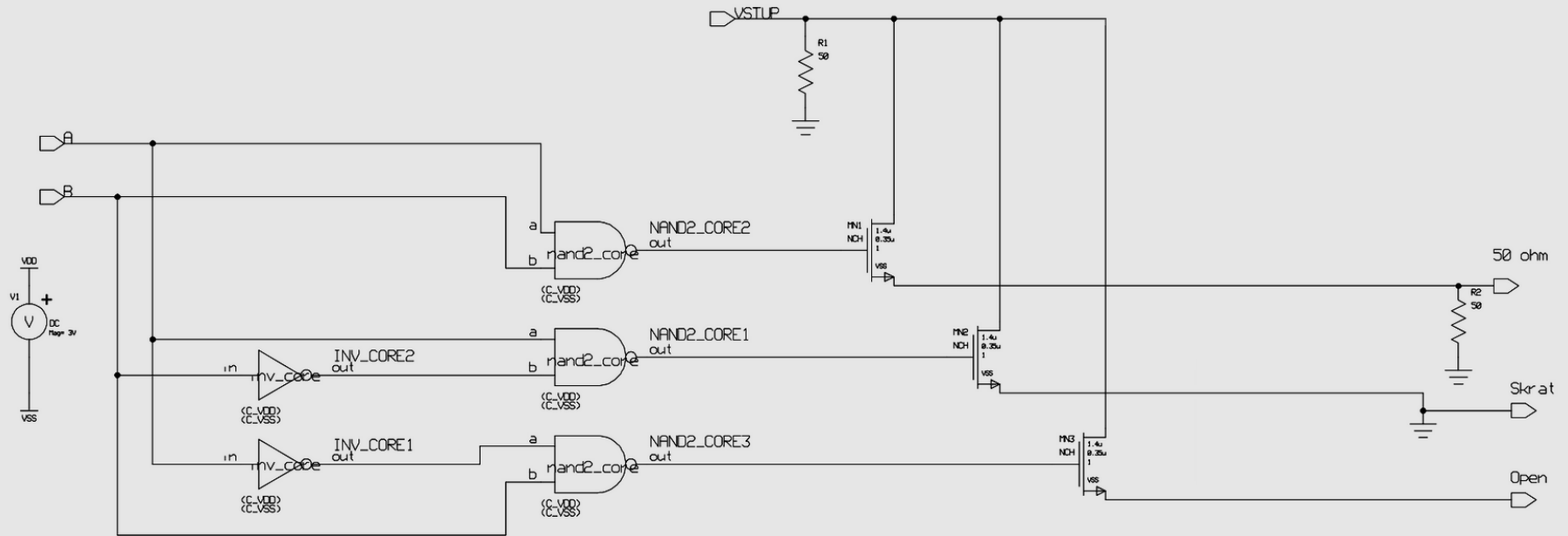
1. Zoznámenie sa s CAD/ CAE vývojovým prostredím na návrh IO.
2. Vykonať v simulačnom prostredí MG obvodovú analýzu.
3. Návrh vysokofrekvenčnej časti integrovaného polovodičového spínača.
4. Návrh logickej časti pre riadenie spínania.
5. Realizácia morfológie masiek pre výrobu čipu.

Vytvorenie integrovaného polovodičového spínača pre kalibrovanie UWB a RF zariadení.

Požadované vlastnosti :

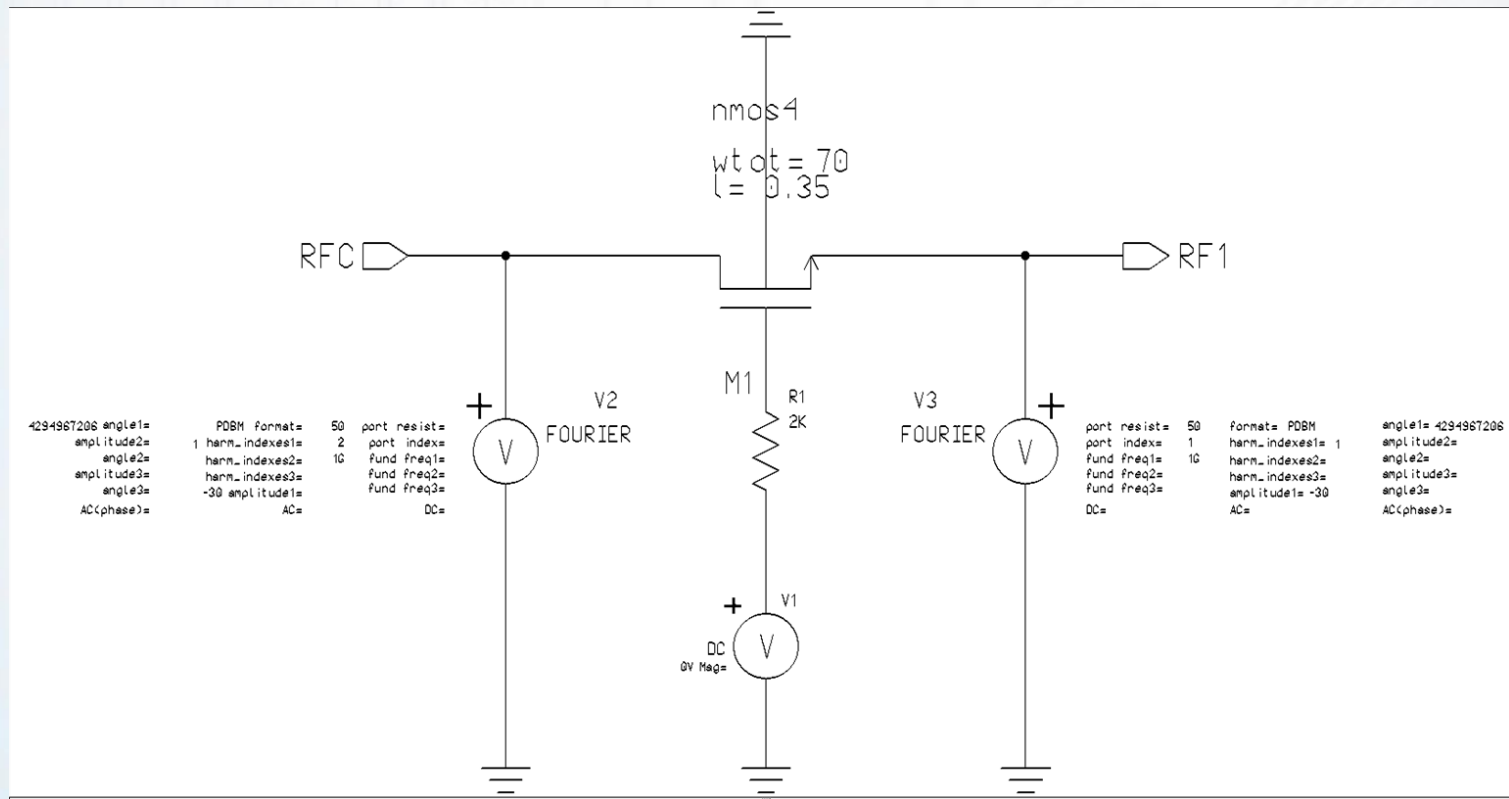
- Čo najmenší útlm signálu polovodičového spínača v zopnutom stave
- Čo najväčšia izolácia spínača v rozopnutom stave
- Čo najväčšia šírka pásma (aspoň 8 GHz)
- Počet výstupov pre kalibračné potreby
- Jednoduché riadenia a spínanie

Principiálna schéma zapojenia

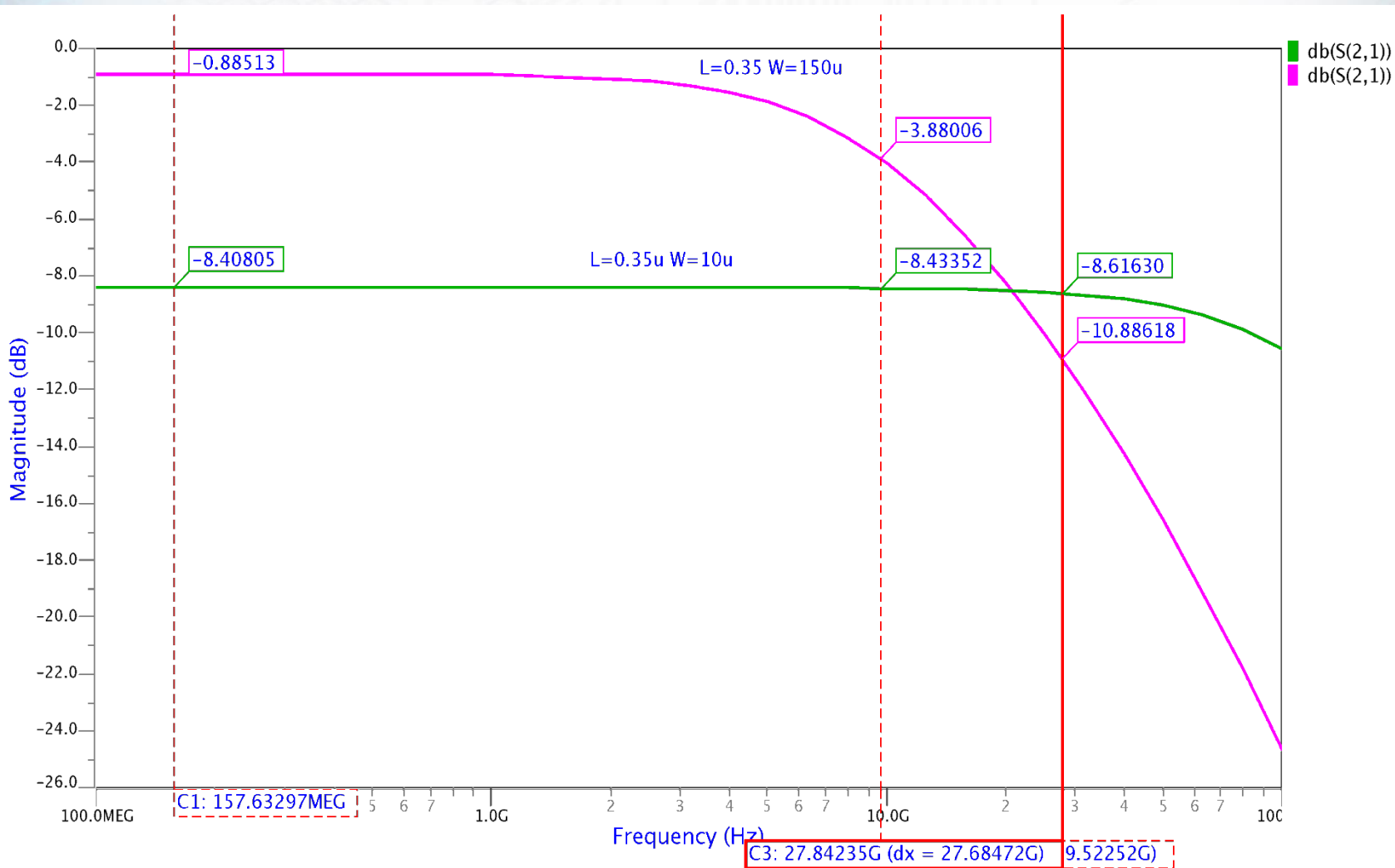


Prvotné zapojenie

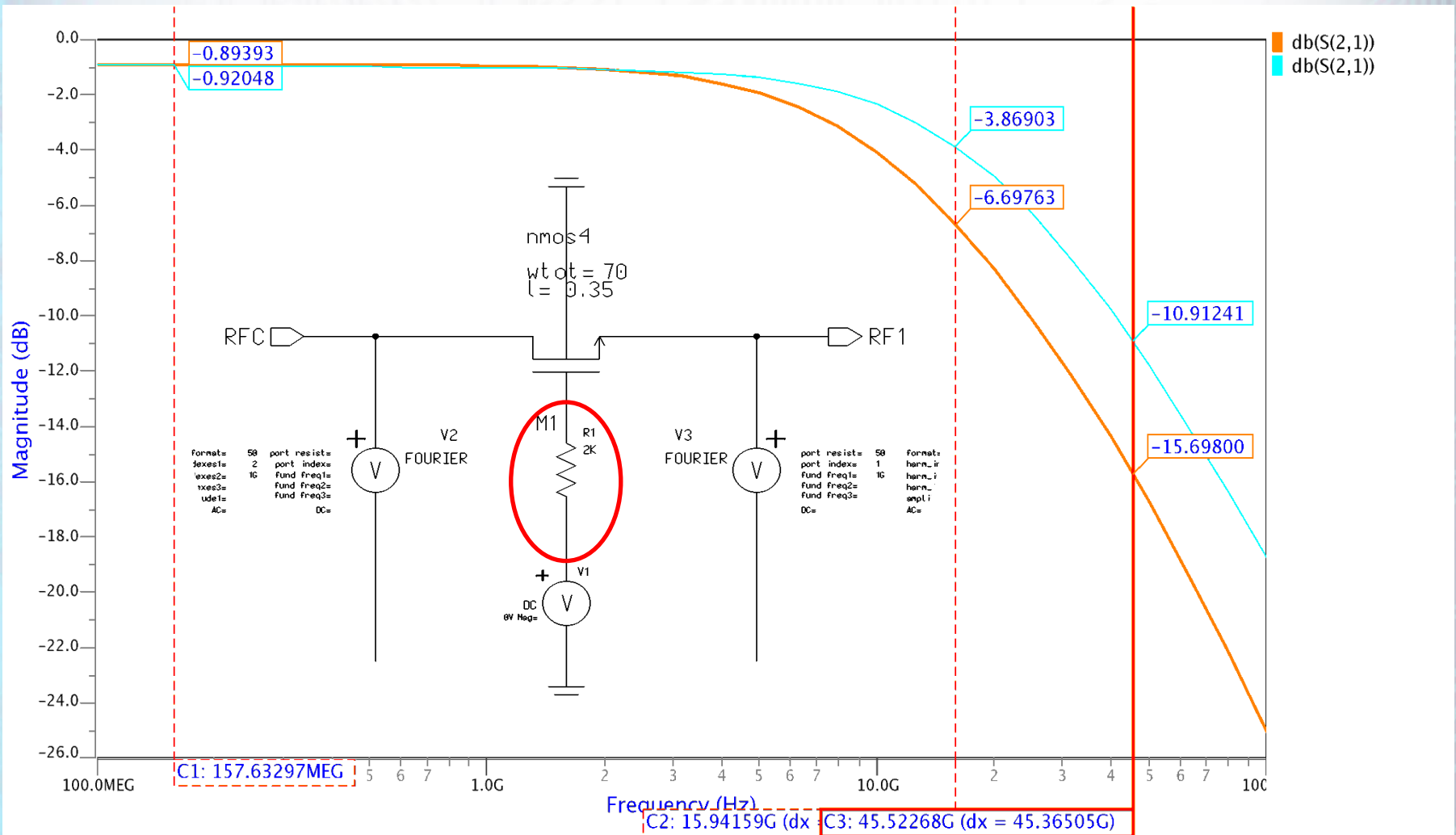
- Šírka frekvenčnej charakteristiky a útlm signálu cez spínač závisí od rozmerov tranzistora



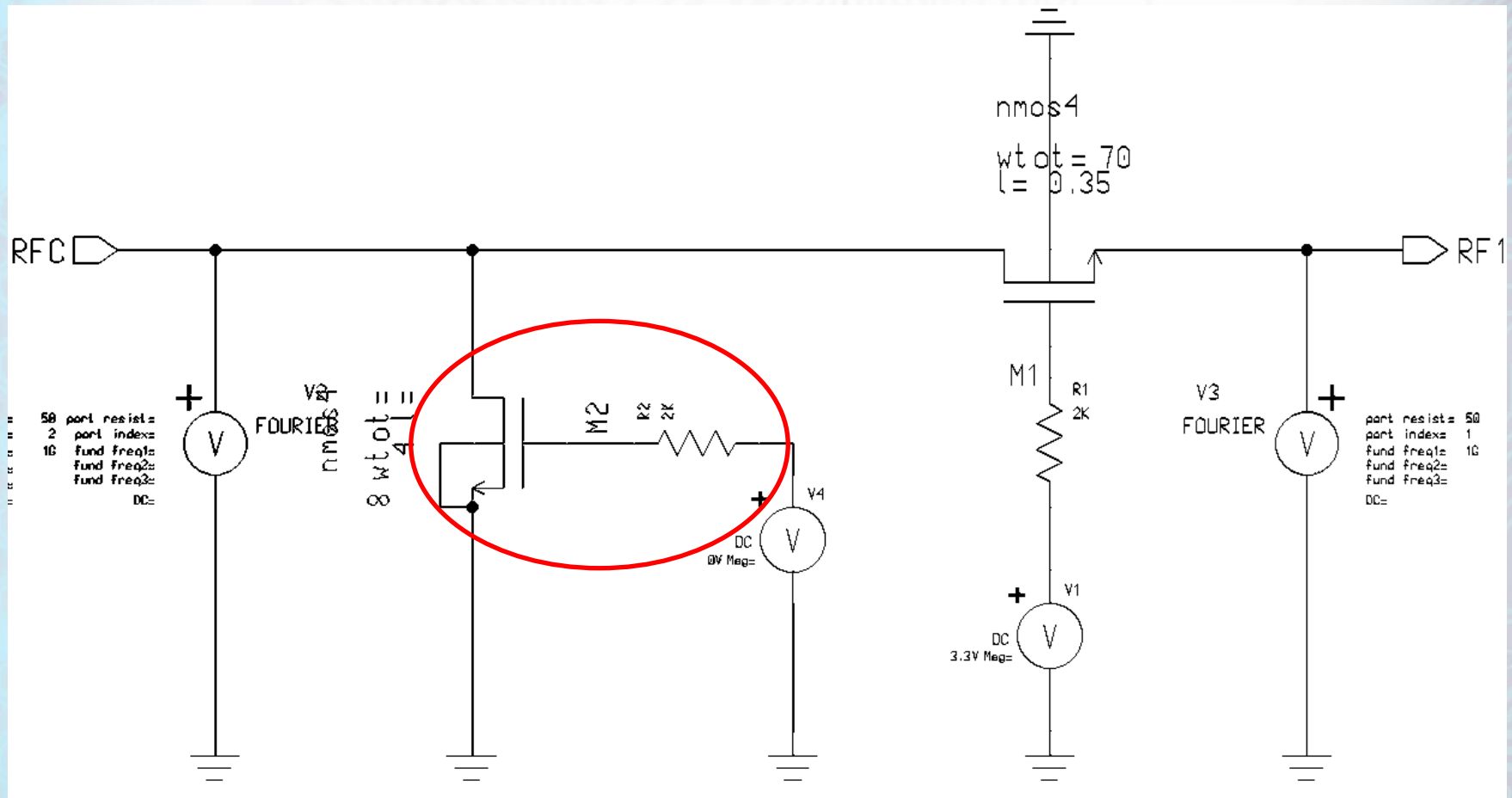
Prenos signálu kde je vidieť rozdiel medzi rôznou šírkou tranzistora.



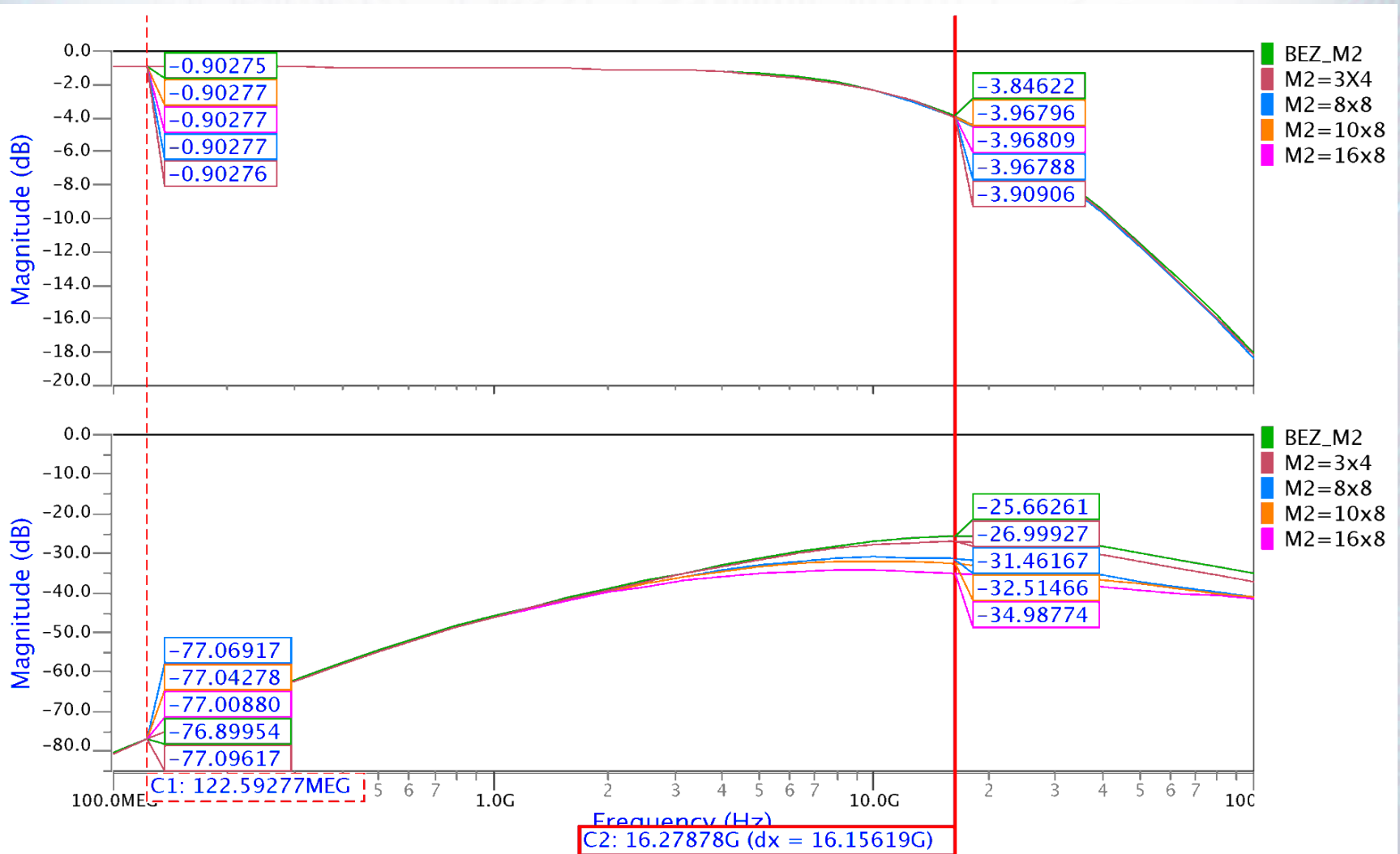
Pridaním rezistora na gate tranzistora sa zväčšila šírka pásma spínača.



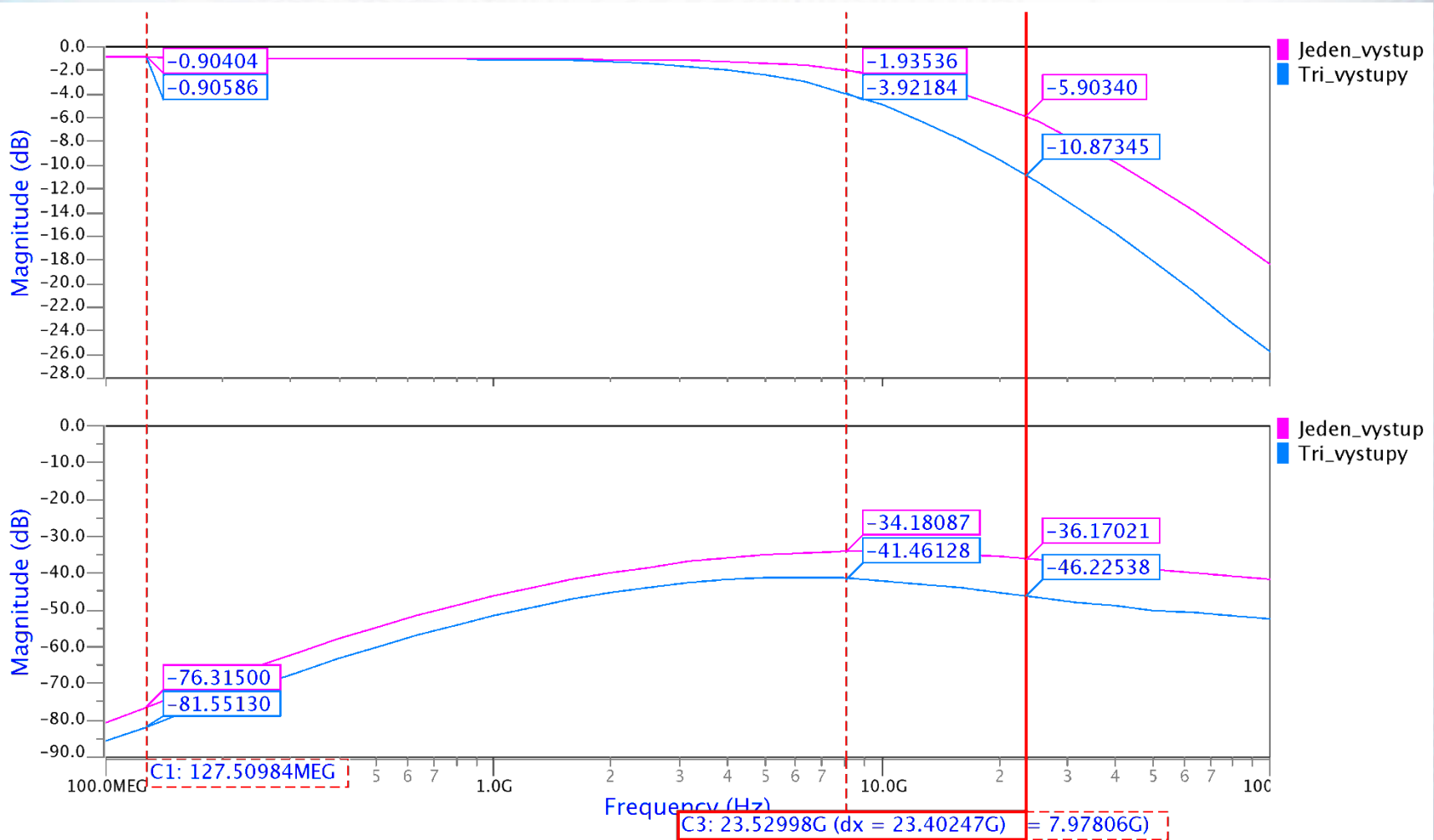
Pridaním ďalšieho tranzistora zlepšíme izoláciu signálu v zavretom stave.



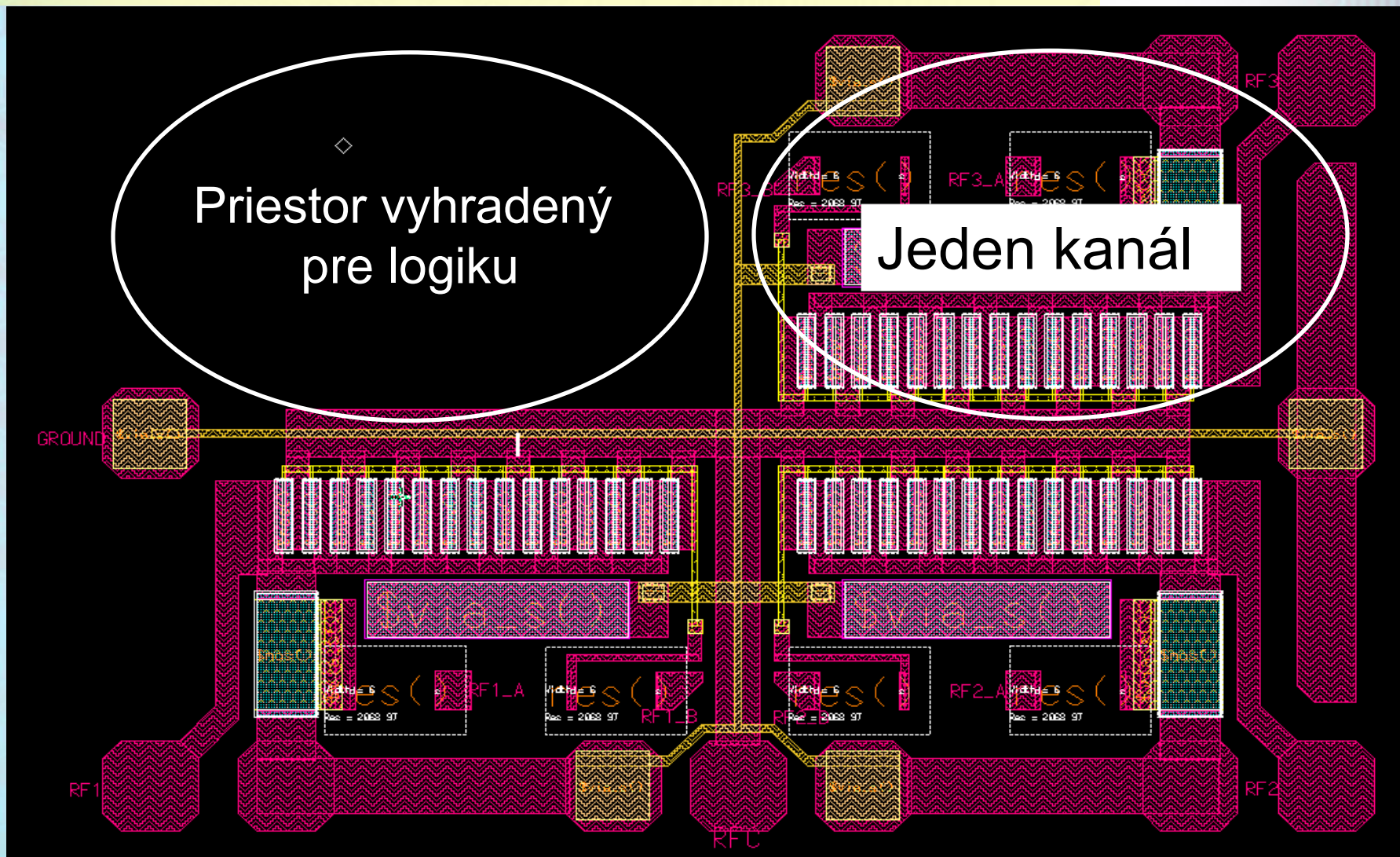
Pridaním ďalšieho tranzistora zlepšíme izoláciu signálu v zavretom stave.



Výsledná charakteristika zostaveného spínača pre 3 výstupy.



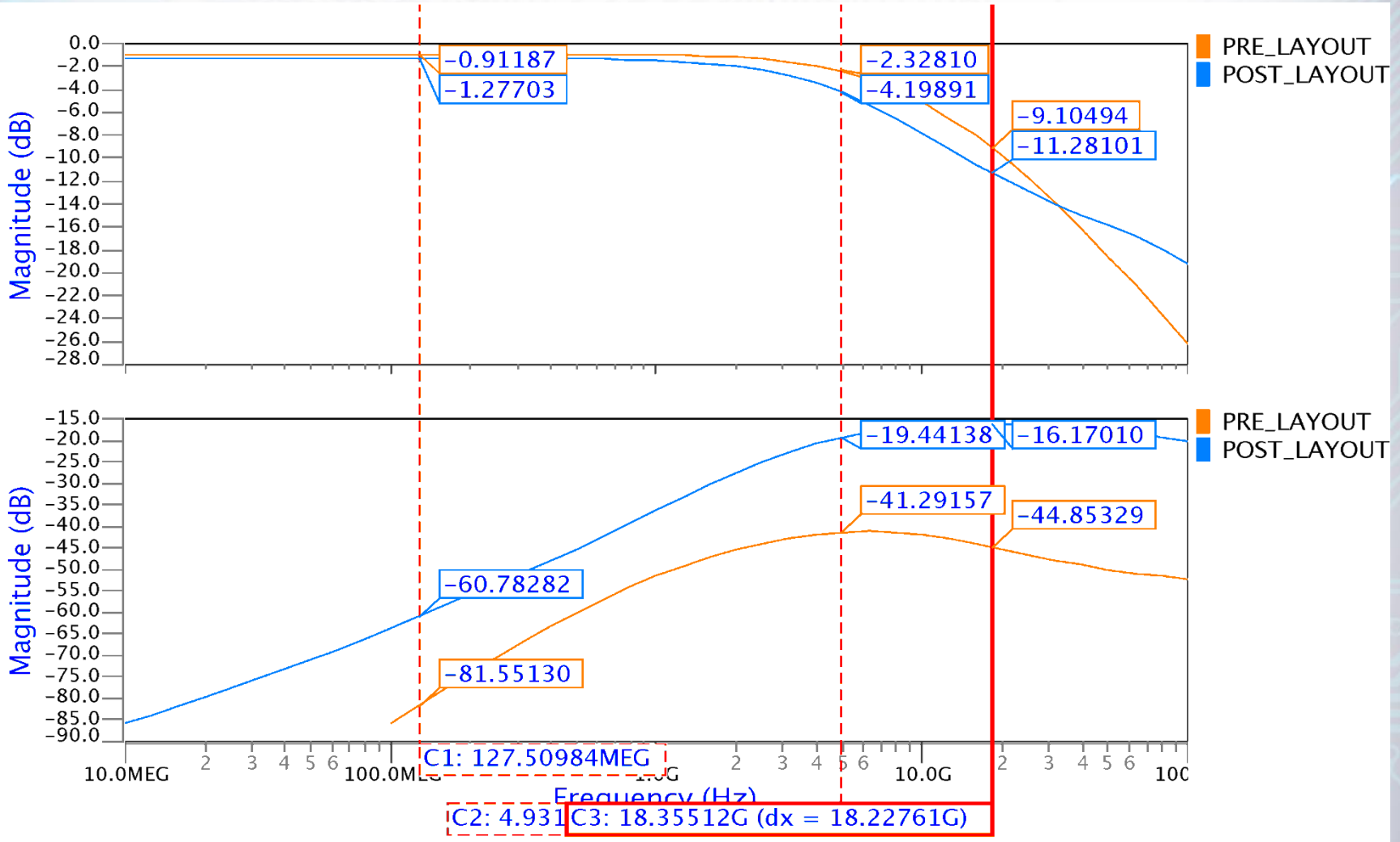
Vytvorený layout čipu



Priestor vyhradený
pre logiku

Jeden kanál

Porovnanie prenosových charakteristík pre navrhnutú schému a pre layout.



- Nadobudnutie ďalších teoretických znalostí z danej problematiky.
- Zlepšenie prenosových a frekvenčných charakteristík polovodičového spínača.
- Doplnenie riadiacej časti do návrhu layoutu.
- Zdokonalenie "vyšperkované" layoutu.

Ďakujem za vašu pozornosť .

Ďakujem vedúcemu práce doc. Ing. Pavlovi Galajdovi, CSc. za odbornú pomoc a pedagogické vedenie pri riešení bakalárskej práce.